

PICTURE DISPLAY

Publication number: JP2042489 (A)

Publication date: 1990-02-13

Inventor(s): TANJI NATSUKI +

Applicant(s): NIPPON ELECTRIC CO +

Classification:

- **international:** *H04N5/257; G06T1/00; G09G5/36; H04N1/387; H04N1/41; H04N1/415; H04N5/257; G06T1/00; G09G5/36; H04N1/387; H04N1/41; H04N1/415; (IPC1-7): G06F15/62; G09G5/36; H04N1/387; H04N1/41; H04N1/415; H04N5/257*

- **European:**

Application number: JP19880193813 19880802

Priority number(s): JP19880193813 19880802

Abstract of **JP 2042489 (A)**

PURPOSE:To grasp the outline of an original picture in a short time by dividing picture data into the second to n-th picture data and receiving them when the picture data stored in a picture storage device are received and displaying the second picture while they are restored. **CONSTITUTION:**Plural picture element which constitute the first two-dimensional picture are written successively into a series of addresses, stored and held as the first picture data, when there is a reading request, the addresses where the first picture data are stored is address-designated skipingly to the specified number, the picture elements are read out and outputted as the second picture data. Further, the addresses to the different specified number are designated and the picture elements are read out and outputted as the third picture data and the picture data to the n-th [(n) is a positive integer which satisfies $2 \leq n$] ones are outputted. Thus, before the first picture is perfectly restored by all the picture elements of the second to n-th picture data, the outline of the first picture can be grasped in a shorter time.

~~~~~  
Data supplied from the **espacenet** database — Worldwide

## ⑫ 公開特許公報(A) 平2-42489

| ⑪ Int. Cl. <sup>5</sup> | 識別記号  | 庁内整理番号  | ⑬ 公開 平成2年(1990)2月13日   |
|-------------------------|-------|---------|------------------------|
| G 09 G 5/36             |       | 8839-5C |                        |
| H 04 N 1/387            | 1 0 1 | 8839-5C |                        |
|                         |       | 7060-5C |                        |
| // G 06 F 15/62         | 3 3 0 | 8125-5B |                        |
| H 04 N 1/41             | G     | 7060-5C |                        |
| 5/257                   | Z     | 8121-5C |                        |
|                         |       |         | 審査請求 未請求 請求項の数 1 (全5頁) |

⑭ 発明の名称 画像表示装置

⑮ 特 願 昭63-193813

⑯ 出 願 昭63(1988)8月2日

⑰ 発 明 者 丹 治 夏 樹 東京都港区芝5丁目33番1号 日本電気株式会社内  
 ⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
 ⑲ 代 理 人 弁理士 内 原 晋

## 明 細 書

発 明 の 名 称  
 画像表示装置

## 特 許 請 求 の 範 囲

(A) 2次元の第1の画像を構成する複数の画素を一連のアドレスに順次書込み第1の画像データとして記憶保持し、前記第1の画像の読出要求があったとき、前記第1の画像データが記憶されているアドレスを定められた数だけ飛び飛びにアドレス指定して画素を読出し第2の画像データとして出力し、さらに前記第1の画像データが記憶されているアドレスを前記第2の画像データの場合と異なる定められた数だけ飛び飛びにアドレス指定して画素を読出し第3の画像データとして出力するというようにして第n(nは2≤nを満たす正の整数)の画像データまで出力する画像記憶装置、

と接続され、前記画像記憶装置が記憶している前

記第1の画像の表示要求があったとき、

(B) 前記画像記憶装置より送出された前記第2から第nまでの画像データを順次受信して記憶し、前記第2の画像データのみから構成される第2の画像を表示するために第2の画像表示データを生成して出力し、且つ前記第2から第nまでの画像データを用いて前記第1の画像を表示するための第1の画像表示データを生成した後に、前記第2の画像表示データの出力を停止して前記第1の画像表示データを出力するフレームメモリ、

(C) 前記フレームメモリより受信した前記第2の画像表示データと第1の画像表示データとを表示するCRT、

(D) 前記フレームメモリが前記画像記憶装置より前記第2の画像データから第nまでの画像データを受信して記憶し、且つ前記第2の画像表示データと第1の画像表示データとを順次前記CRTに送出し表示するように前記フレームメモリとCRTとを制御する表示制御部、

を備えたことを特徴とする画像表示装置。

#### 発明の詳細な説明

##### 〔産業上の利用分野〕

本発明は画像表示装置に関し、特に2次元の画像データの表示を行う画像表示装置に関する。

##### 〔従来の技術〕

従来、画像記憶装置などに記憶されている各種の画像を検索し表示する場合には、画像を構成する全画素をそのまま画像データとして記憶している画像記憶装置から、画像データを順次読出して受信し、受信した画像データに含まれる画素を画面に表示し元の画像を再現していた。

##### 〔発明が解決しようとする課題〕

上述した従来の画像表示装置は、画像記憶装置から画像データを受信するとき、画像を構成する全画素をそのまま画像データとして受信し表示するので、すべての画像データを受信するまでその画像がどのような画像であるか分からないという問題点があった。

と接続され、前記画像記憶装置が記憶している前記第1の画像の表示要求があったとき、

(B) 前記画像記憶装置より送出された前記第2から第nまでの画像データを順次受信して記憶し、前記第2の画像データのみから構成される第2の画像を表示するために第2の画像表示データを生成して出力し、且つ前記第2から第nまでの画像データを用いて前記第1の画像を表示するための第1の画像表示データを生成した後、前記第2の画像表示データの出力を停止して前記第1の画像表示データを出力するフレームメモリ、

(C) 前記フレームメモリより受信した前記第2の画像表示データと第1の画像表示データとを表示するCRT、

(D) 前記フレームメモリが前記画像記憶装置より前記第2の画像データから第nまでの画像データを受信して記憶し、且つ前記第2の画像表示データと第1の画像表示データとを順次前記CRTに送出し表示するように前記フレーム

本発明の目的は、画像データを表示するとき、画像を構成する全画素をすべて表示しないうちに画像の全体像が迅速に把握できるような画像データの表示ができる画像表示装置を提供することにある。

##### 〔課題を解決するための手段〕

本発明の画像表示装置は、

(A) 2次元の第1の画像を構成する複数の画素を一連のアドレスに順次書込み第1の画像データとして記憶保持し、前記第1の画像の読出要求があったとき、前記第1の画像データが記憶されているアドレスを定められた数だけ飛び飛びにアドレス指定して画素を読出し第2の画像データとして出力し、さらに前記第1の画像データが記憶されているアドレスを前記第2の画像データの場合と異なる定められた数だけ飛び飛びにアドレス指定して画素を読出し第3の画像データとして出力するというようにして第n( $n$ は $2 \leq n$ を満たす正の整数)の画像データまで出力する画像記憶装置、

メモリとCRTとを制御する表示制御部、を備えて構成されている。

##### 〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の一実施例のブロック図である。

第1図に示す画像表示装置は、画像記憶装置より送出された第1の画像を表示するための第2から第5までの画像データを順次受信して記憶し、まず第2の画像データから構成される第2の画像を表示するために第2の画像表示データを生成して出力し、次に第2から第5までの画像データを用いて第1の画像を表示するための第1の画像表示データを生成し出力するフレームメモリ1、フレームメモリ1より受信した第2の画像表示データと第1の画像表示データとを表示するCRT3、フレームメモリ1が画像記憶装置より第2の画像データから第5までの画像データを受信して記憶し、第2の画像表示データと第1の画像表示

データとを順次CRT3に送出し表示するようにフレームメモリ1とCRT3とを制御する表示制御部2から構成されている。

まず、画像を構成する画素及び画像を記憶するための画像データについて説明する。

第2図は第1の画像の画素マトリクス及びその小区画への分割例を示す説明図である。

画像表示装置に表示する第1の画像は第2図(a)に示すようなマトリクス状の $(r \times s)$ 個の画素により構成されているものとする。

第2図(a)の画像を構成する画素を、第2図(b)に示すように4画素ずつ一つの画素群に区分し、各画素群の中から指定された位置にある一つの画素を順次とり出して第2の画像データを構成する。第2図(b)では、例えば、 $(A_{0,0})$ ,  $(B_{0,0})$ ,  $(C_{0,0})$ ,  $(D_{0,0})$ の4画素より第1の画素群が構成され、又 $(A_{0,1})$ ,  $(B_{0,1})$ ,  $(C_{0,1})$ ,  $(D_{0,1})$ の4画素より第2の画素群が構成されるというように、 $(r \times s) / 4$ 個の画素群が構成される。これらの画素群から各画素群共通に指定

された位置にある画素を $(A_{0,0})$ ,  $(A_{0,1})$ , ...  $(A_{1,j})$ のように順次サンプリングし第2の画像データとしてとり出していく。このようにサンプリングされた第2の画像データは画像の概要を表示する情報を有している。

同様に、 $(B_{0,0})$ ,  $(B_{0,1})$ , ...  $(B_{1,j})$ ,  $(C_{0,0})$ ,  $(C_{0,1})$ , ...  $(C_{1,j})$ ,  $(D_{0,0})$ ,  $(D_{0,1})$ , ...  $(D_{1,j})$ の第3, 第4, 第5の画像データを取り出すことができる。

従って、第2の画像データから構成された第2の画像を画像表示装置に表示すれば、画像の情報が縮小されているので第1の画像より画像がぼやけるが、短時間に第1の画像がどのような画像であるか分かる画像を表示することができる。

次に、動作を説明する。

第3図は作成された第2から第5までの画像データの格納フォームを示す説明図である。

画像記憶装置に記憶されている第1の画像の表示要求があると、外部の画像記憶装置より第2から第5までの画像データが送出され、それらの画

像データをフレームメモリ1が受信し、第3図に示す格納フォームで順次格納していく。

第4図は第2の画像データから構成された第2の画像の表示を示す説明図である。

表示制御部2はフレームメモリ1が第2の画像データを受信したとき、第2の画像データから第2の画像を表示するための第2の画像表示データを生成してCRT3に出力するように制御する。第2の画像表示データを受信すると、CRT3は第4図に示す第2の画像を表示する。

第5図は第2から第5までの画像データの画素により第1の画素が構成されていく状態を示す説明図である。

第5図に示すように、フレームメモリ1では、順次格納される第2から第5までの画像データから、第1の画像を表示するための第1の画像表示データを生成する。第5図(a)は第2の画像データのみを受信したときの状態を示し、第5図(b)はさらに第3の画像データが追加されたものである。同様に第5図(c)は第4の画像デ

ータ、第5図(d)は第5の画像データが追加されたものであり、第5図(d)に示すようにすべての画素が受信されたとき第1の画像データが復元される。第1の画像データが復元され第1の画像表示データが生成されると、それまで第2の画像を表示していたCRT3に第1の画像表示データが送出され第1の画像の表示が行われる。

このように、画像記憶装置に記憶された第1の画像を構成する画像データを受信するとき、画像データを第2から第5までの画像データに分けて受信し、第2から第5までの画像データにより第1の画像を復元する間は、第4図に示すように第2の画像データのみを用いて第2の画像を表示することにより、すべての画像データを受信して第1の画像を表示するまでの時間の約 $1/4$ の時間で第1の画像の概要を把握することができる。

〔発明の効果〕

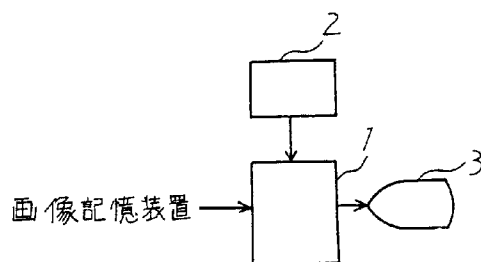
以上説明したように、本発明は、画像記憶装置に記憶された第1の画像を構成する画像データを受信するとき、画像データを第2から第5までの

画像データに分けて受信し、これを順次表示していくことにより、第2から第5までの画像データのすべての画素により元の第1の画像が完全に復元される前に、第1の画像がどのような画像であるか第1の画像の概要をより短い時間で把握することができるという効果を有する。

#### 図面の簡単な説明

第1図は本発明の一実施例のブロック図、第2図は第1の画像の画素マトリクス及びその小区画への分割例を示す説明図、第3図は作成された第2から第5までの画像データの格納フォームを示す説明図、第4図は第2の画像データから構成された第2の画像の表示を示す説明図、第5図は第2から第5までの画像データの画素により第1の画素が構成されていく状態を示す説明図である。

1……フレームメモリ、2……表示制御部、3……C R T。



1: フレームメモリ  
2: 表示制御部  
3: C R T

第 1 図

代理人 弁理士 内 原 晋

|           |           |           |           |           |     |     |           |
|-----------|-----------|-----------|-----------|-----------|-----|-----|-----------|
| $O_{0,0}$ | $O_{0,1}$ | $O_{0,2}$ | $O_{0,3}$ | $O_{0,4}$ | --- | --- | $O_{0,5}$ |
| $O_{1,0}$ | $O_{1,1}$ | $O_{1,2}$ | $O_{1,3}$ | $O_{1,4}$ | --- | --- |           |
| $O_{2,0}$ | $O_{2,1}$ | $O_{2,2}$ | $O_{2,3}$ | $O_{2,4}$ | --- | --- |           |
| $O_{3,0}$ | $O_{3,1}$ | $O_{3,2}$ | $O_{3,3}$ | $O_{3,4}$ | --- | --- |           |
|           |           |           |           |           |     |     |           |
|           |           |           |           |           |     |     |           |
|           |           |           |           |           |     |     |           |
| $O_{r,1}$ | ---       | ---       | ---       | ---       | --- | --- | $O_{r,5}$ |

(a)

|           |           |           |           |           |           |           |           |     |
|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----|
| $A_{0,0}$ | $B_{0,0}$ | $A_{0,1}$ | $B_{0,1}$ | $A_{0,2}$ | $B_{0,2}$ | $A_{0,3}$ | $B_{0,3}$ | --- |
| $C_{0,0}$ | $D_{0,0}$ | $C_{0,1}$ | $D_{0,1}$ | $C_{0,2}$ | $D_{0,2}$ | $C_{0,3}$ | $D_{0,3}$ | --- |
| $A_{1,0}$ | $B_{1,0}$ | $A_{1,1}$ | $B_{1,1}$ | $A_{1,2}$ | $B_{1,2}$ | $A_{1,3}$ | $B_{1,3}$ | --- |
| $C_{1,0}$ | $D_{1,0}$ | $C_{1,1}$ | $D_{1,1}$ | $C_{1,2}$ | $D_{1,2}$ | $C_{1,3}$ | $D_{1,3}$ | --- |
| $A_{2,0}$ | $B_{2,0}$ | $A_{2,1}$ | $B_{2,1}$ | $A_{2,2}$ | $B_{2,2}$ | $A_{2,3}$ | $B_{2,3}$ | --- |
| $C_{2,0}$ | $D_{2,0}$ | $C_{2,1}$ | $D_{2,1}$ | $C_{2,2}$ | $D_{2,2}$ | $C_{2,3}$ | $D_{2,3}$ | --- |
| $A_{3,0}$ | $B_{3,0}$ | $A_{3,1}$ | $B_{3,1}$ | $A_{3,2}$ | $B_{3,2}$ | $A_{3,3}$ | $B_{3,3}$ | --- |
|           |           |           |           |           |           |           |           |     |
|           |           |           |           |           |           |           |           |     |

(b)

第 2 図

|             |
|-------------|
| $A_{0,0}$   |
| $A_{0,1}$   |
|             |
| $A_{i,j-1}$ |
| $A_{i,j}$   |
| $D_{0,0}$   |
| $D_{0,1}$   |
|             |
| $D_{p,q-1}$ |
| $D_{p,q}$   |
| $B_{0,0}$   |
| $B_{0,1}$   |
|             |
| $B_{k,l-1}$ |
| $B_{k,l}$   |
| $C_{0,0}$   |
| $C_{0,1}$   |
|             |
| $C_{m,n-1}$ |
| $C_{m,n}$   |

第 3 図

[illegible]

第 4 回

|           |           |           |           |     |     |
|-----------|-----------|-----------|-----------|-----|-----|
| $A_{0,0}$ | $A_{0,1}$ | $A_{0,2}$ | $A_{0,3}$ | --- | --- |
| $A_{1,0}$ | $A_{1,1}$ | $A_{1,2}$ | $A_{1,3}$ | --- | --- |
| $A_{2,0}$ | $A_{2,1}$ | $A_{2,2}$ | $A_{2,3}$ | --- | --- |
| $A_{3,0}$ | $A_{3,1}$ | $A_{3,2}$ | $A_{3,3}$ | --- | --- |
|           |           |           |           |     |     |
|           |           |           |           |     |     |
|           |           |           |           |     |     |
|           |           |           |           |     |     |

(a)

|                  |                  |                  |                  |     |     |
|------------------|------------------|------------------|------------------|-----|-----|
| A <sub>0,0</sub> | A <sub>0,1</sub> | A <sub>0,2</sub> | A <sub>0,3</sub> | --- | --- |
| D <sub>0,0</sub> | D <sub>0,1</sub> | D <sub>0,2</sub> | D <sub>0,3</sub> | --- | --- |
| A <sub>1,0</sub> | A <sub>1,1</sub> | A <sub>1,2</sub> | A <sub>1,3</sub> | --- | --- |
| D <sub>1,0</sub> | D <sub>1,1</sub> | D <sub>1,2</sub> | D <sub>1,3</sub> | --- | --- |
| A <sub>2,0</sub> | A <sub>2,1</sub> | A <sub>2,2</sub> | A <sub>2,3</sub> | --- | --- |
| D <sub>2,0</sub> | D <sub>2,1</sub> | D <sub>2,2</sub> | D <sub>2,3</sub> | --- | --- |
| A <sub>3,0</sub> | A <sub>3,1</sub> | A <sub>3,2</sub> | A <sub>3,3</sub> | --- | --- |
| D <sub>3,0</sub> | D <sub>3,1</sub> | D <sub>3,2</sub> | D <sub>3,3</sub> | --- | --- |

(b)

|           |           |           |           |           |           |           |           |     |     |
|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----|-----|
| $A_{0,0}$ | $B_{0,0}$ | $A_{0,1}$ | $B_{0,1}$ | $A_{0,2}$ | $B_{0,2}$ | $A_{0,3}$ | $B_{0,3}$ | --- | --- |
| $D_{0,0}$ |           | $D_{0,1}$ |           | $D_{0,2}$ |           | $D_{0,3}$ |           | --- | --- |
| $A_{1,0}$ | $B_{1,0}$ | $A_{1,1}$ | $B_{1,1}$ | $A_{1,2}$ | $B_{1,2}$ | $A_{1,3}$ | $B_{1,3}$ | --- | --- |
| $D_{1,0}$ |           | $D_{1,1}$ |           | $D_{1,2}$ |           | $D_{1,3}$ |           | --- | --- |
| $A_{2,0}$ | $B_{2,0}$ | $A_{2,1}$ | $B_{2,1}$ | $A_{2,2}$ | $B_{2,2}$ | $A_{2,3}$ | $B_{2,3}$ | --- | --- |
| $D_{2,0}$ |           | $D_{2,1}$ |           | $D_{2,2}$ |           | $D_{2,3}$ |           | --- | --- |
| $A_{3,0}$ | $B_{3,0}$ | $A_{3,1}$ | $B_{3,1}$ | $A_{3,2}$ | $B_{3,2}$ | $A_{3,3}$ | $B_{3,3}$ | --- | --- |
| $D_{3,0}$ |           | $D_{3,1}$ |           | $D_{3,2}$ |           | $D_{3,3}$ |           | --- | --- |

(C)

|                 |                 |                 |                 |                 |                 |                 |                 |     |     |     |     |
|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|-----|-----|-----|-----|
| A <sub>20</sub> | B <sub>20</sub> | A <sub>01</sub> | B <sub>01</sub> | A <sub>22</sub> | B <sub>22</sub> | A <sub>03</sub> | B <sub>03</sub> | --- | --- | --- | --- |
| C <sub>00</sub> | D <sub>00</sub> | C <sub>01</sub> | D <sub>01</sub> | C <sub>02</sub> | D <sub>02</sub> | C <sub>03</sub> | D <sub>03</sub> | --- | --- | --- | --- |
| A <sub>10</sub> | B <sub>10</sub> | A <sub>11</sub> | B <sub>11</sub> | A <sub>12</sub> | B <sub>12</sub> | A <sub>13</sub> | B <sub>13</sub> | --- | --- | --- | --- |
| C <sub>10</sub> | D <sub>10</sub> | C <sub>11</sub> | D <sub>11</sub> | C <sub>12</sub> | D <sub>12</sub> | C <sub>13</sub> | D <sub>13</sub> | --- | --- | --- | --- |
| A <sub>20</sub> | B <sub>20</sub> | A <sub>21</sub> | B <sub>21</sub> | A <sub>22</sub> | B <sub>22</sub> | A <sub>23</sub> | B <sub>23</sub> | --- | --- | --- | --- |
| C <sub>20</sub> | D <sub>20</sub> | C <sub>21</sub> | D <sub>21</sub> | C <sub>22</sub> | D <sub>22</sub> | C <sub>23</sub> | D <sub>23</sub> | --- | --- | --- | --- |
| A <sub>30</sub> | B <sub>30</sub> | A <sub>31</sub> | B <sub>31</sub> | A <sub>32</sub> | B <sub>32</sub> | A <sub>33</sub> | B <sub>33</sub> | --- | --- | --- | --- |
| C <sub>30</sub> | D <sub>30</sub> | C <sub>31</sub> | D <sub>31</sub> | C <sub>32</sub> | D <sub>32</sub> | C <sub>33</sub> | D <sub>33</sub> | --- | --- | --- | --- |

(d)

第 5 ☒